

Test pitanja i zadaci

1. Faze izvršenja instrukcija kod RISC procesora; instrukciona protočnost; superskalarno izvršenje instrukcija; hazardi.
2. Realizacija monitora napajanja putem direktnog nadgledanja ulaznog naizmeničnog napona.
3. Hardverska redundansa. Objasniti značenje pojmova: *pasivna*, *aktivna* i *hibridna* hardverska redundansa.
4. Kontrola ispravnosti prenosa podataka pomoću kontrolne sume. (Princip.)
5. Vremenski parametri sistema za rad u realnom vremenu (reaktivni i periodični zadaci; hard- i soft- sistemi).
6. Klasifikacija industrijskih komunikacionih mreža. Magistrale uređaja i magistrale procesa.
7. Diskretni (digitalni) izlazni PLC moduli. Klasifikacija i osnovne karakteristike. Sprega sa izlaznim uređajima NPN i PNP tipa.
8. Naredba leder jezika SQO (naredba za sekvencijalno upravljanje).
9. **Zadatak.** PLC sistem poseduje jedan analogni ulaz i jedan analogni izlaz, oba za opseg napona 0-10V i sa decimalnim opsegom 0-16384. Izvršiti odgovarajući proračun i realizovati leder program tako da izlazni napon, U_{iz} , zavisi od ulaznog napona, U_{ul} , na sledeći način:

$$U_{iz} = \begin{cases} 2U_{ul}, & 0 \leq U_{ul} \leq 5V \\ 5V - \frac{U_{ul}}{2}, & 5V \leq U_{ul} \leq 10V \end{cases}$$

10. **Zadatak.** Kreirati leder dijagram prema sledećim zahtevima: Nakon izbrojanih 15 impulsa sa senzora S, izlaz P se pobuđuje ($P=1$) u trajanju od 25s. Sistem se resetuje tasterom R.

Predmetni nastavnik
Prof. dr Goran Lj. Đorđević