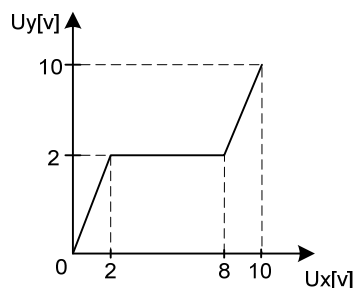


Test pitanja i zadaci

1. Hijerarhijska organizacija memorijskog sistema. Uloga keš memorije..
2. Realizacija monitora napajanja putem direktnog nadgledanja ulaznog naizmeničnog napona.
3. Hibridna hardverska redundansa na primeru tehnike "N-modularna redundansa sa rezervama".
4. Kontrola ispravnosti prenosa podataka pomoću kontrolne sume. (Princip)
5. Upravljanje konkurentnim izvršenjem zadataka u sistemima za rad u realnom vremenu. Stanja zadatka i dijagram stanja.
6. Klasifikacija industrijskih komunikacionih mreža. Magistrale uređaja i magistrale procesa.
7. Sken ciklus PLC kontrolera.
8. Naredba leder jezika SQO (naredba za sekvencijalno upravljanje).
9. **Zadatak.** Za svaki obrtaj osovine, enkoder generiše jedan kratkotrajan impuls, S. PLC meri trenutnu brzinu rotiranja osovine tako što odbrojava imuluse iz enkodera tokom svake sekunde. PLC pali žutu sijalicu ako je brzina rotiranja manja od 10 obr/s, zelenu ako je brzina u opsegu 10 – 20 obr/s, odnosno crvenu ako je brzina veća od 20 obr/s. Realizovati odgovarajući leder dijagram.
10. **Zadatak.** PLC sistem poseduje jedan analogini ulaz i jedan analogni izlaz, oba naponskog tipa za opseg napona 0 - 10 V. Pri tome, decimalni opseg analognog ulaza je 0-16384, a analognog izlaza 0-32767.

Izvršiti proračun i nacrtati odgovarajući leder dijagram tako da zavisnost između ulaznog napona (U_x) i izlaznog napona (U_y) bude kao na slici:



Predmetni nastavnik
Prof. dr Goran Lj. Đorđević